

⑯ 日本国特許庁 (JP)
⑰ 公開特許公報 (A)
昭58—130726

⑤Int. Cl. ³ H 02 H 7/20 9/00 H 03 K 17/08	識別記号	序内整理番号 7828—5G 6959—5G 7105—5J	④公開 昭和58年(1983)8月4日 発明の数 1 審査請求 未請求
---	------	---	---

(全 6 頁)

⑧パワートランジスタの保護回路

ドイツ連邦共和国エルランゲン

・キリンガーシュトラーセ47

②特願 昭58—9783

⑦出願人 シーメンス・アクチエンゲゼル

②出願 昭58(1983)1月24日

シャフト

優先権主張 ⑧1982年1月26日⑧西ドイツ
(DE)⑧P 3202319.7ドイツ連邦共和国ベルリン及ミ
ュンヘン(番地なし)

③発明者 カール・クラウゼッカー

⑨代理人 弁理士 富村潔

明細書

1. 発明の名称 パワートランジスタの保護回路

2) 特許請求の範囲第1項記載の保護回路において、コンデンサに並列に抵抗が接続していることを特徴とするパワートランジスタの保護回路。

2. 特許請求の範囲

1) トランジスタの制御区間に並列に接続された半導体保護スイッチと、トランジスタのスイッチング区間に並列に接続された吸収回路とを備え、前記トランジスタおよび半導体保護スイッチの両制御区間は共通の端子に接続され、かつ同一の電流通流方向を持ち、前記半導体保護スイッチはトランジスタのスイッチング区間に生じる電圧降下から前記監視回路を介して導出されるスイッチング信号によって投入される。パワートランジスタの保護回路において、トランジスタの半導体保護スイッチに接続されていない方の主端子と半導体保護スイッチの制御端子との間にコンデンサが接続されていることを特徴とするパワートランジスタの保護回路。

3) 特許請求の範囲第1項または第2項記載の保護回路において、半導体保護スイッチはナイリストであることを特徴とするパワートランジスタの保護回路。

4) 特許請求の範囲第1項ないし第3項のうちのいずれかに記載の保護回路において、半導体保護スイッチの制御区間に並列にツエナードイオードが接続されていることを特徴とするパワートランジスタの保護回路。

5) 特許請求の範囲第1項ないし第4項のうちのいずれかに記載の保護回路において、半導体保護スイッチの制御区間に並列にコンデンサが接続されていることを特徴とするパワートランジスタの保護回路。

3. 発明の詳細な説明

本発明は、トランジスタの制御区間に並列に接続された保護スイッチと、トランジスタのスイッチング区間に並列に接続された監視回路とを備え。前記トランジスタおよび保護スイッチの両制御区間は共通の主端子に接続され、かつ同一の電流通過方向を持ち。前記保護スイッチはトランジスタのスイッチング区間に生じる電圧降下から前記監視回路を介して導出されるスイッチング信号によって投入されるようなパワートランジスタ（バイポーラ・パワートランジスタまたは電界効果パワートランジスタ）の保護回路に関するものである。

パワートランジスタ。例えばSIPMOSなる商品名で市販されているような電界効果トランジスタ（FET）、の発達は、例えれば直流電流調整器、インバータ、チャオバ、あるいは他のスイッチング回路部分など、大容量のスイッチングをトランジスタ技術で実現することを可能にしている。これらの構内の故障、例えば後戻された設備部

分、例えば後戻された逆説制御される回転巻界型回転電機における故障（例えば端子短絡）のような故障パルスによって、パワートランジスタに許容限界値を超える電圧や電流が負荷され、トランジスタの破壊に到ることがあり得る。

第1図には、ドレイン・ソース間電圧 U_{DS} を上昇させていたときのドレイン電流 I_D の変化を種々のゲート・ソース間電圧 U_{GS} をバラメータとして示し、第2図には、コレクタ・エミッタ間電圧 U_{CE} を上昇させていたときのコレクタ電流 I_C の変化を種々のベース電流 I_B をバラメータとして示してある。これらの特性図から推察できるのは、直線特性の通常制御領域を超えると電流増大は電圧 U_{DS} または U_{CE} を極めて急激に上昇させることにつながることである。それ故、トランジスタ保護のために対応する電圧降下 $U_a - U_{DS}$ または U_{CE} を検出し、オン状態で過電流または過電圧がトランジスタのスイッチング区間に加わろうとするとき、トランジスタをブロックするに利

用することは可能である。

ここでトランジスタのスイッチング区間とは、バイポーラトランジスタではコレクタ・エミッタ区間のことであり、FETではドレイン・ソース区間のことである。また制御区間というのは、バイポーラトランジスタではベース・エミッタ区間のことをいい。FETではゲート・ソース区間のことをいう。これはサイリスタの場合のゲート・カソード区間に相当する。エミッタ、ソース、カソードはそれぞれ対応する半導体素子の制御区間の主端子を形成する。制御区間の電流通過方向とは、n-p-nトランジスタではベースからエミッタへ向かう方向であり、NチャネルFETではゲート・ソースの方向をいう。これらのトランジスタは正極性の制御信号によってオンし、負極性の制御信号によってオフする。これに対してp-n-pトランジスタまたはPチャネルFETでは電流通過方向および制御信号極性はそれぞれ逆になる。それに対応してサイリスタで言えば制御区間の電流

通過方向はゲートからカソードへということになる。

第3図はn-p-nトランジスタT1に対する保護回路を示すものであり、この保護回路はトランジスタT1のスイッチング区間（コレクタ・エミッタ区間C1-E1）に並列に接続された監視装置と、トランジスタT1の制御区間（ベース・エミッタ区間B1-E1）に並列に半導体保護スイッチとして接続された第2のn-p-nトランジスタT2とを含んでいる。両トランジスタの制御区間は共通の主端子に接続されている。すなわち、両トランジスタはn-p-nトランジスタであるから、両エミッタは集められ、かつ両制御区間が同じ通電方向を持つてることを意味する。保護スイッチをオンにするためには正極性のスイッチング信号が必要であり、その場合、トランジスタT1の電圧降下は同じ極性を持つてるので、監視回路の対応するスイッチング信号はこの電圧降下から導き出すことができる。

この監視回路においては、投入状態では、すなわち、トランジスタT1のベースB1に正の制御電圧 U_g が印加されている場合、電圧降下 U_a はこの制御電圧よりも十分低いという事実が利用される。それ故にA点には電圧降下 U_a よりもダイオードDのしきい値電圧分だけ高い電圧が生じる。この電圧から分圧器Rgを介して、第2のトランジスタT2が事実上オフ状態に保たれる程度に低い電圧を取り出すことができる。

しかし、過電流により電圧降下 U_a が大幅に上昇すると、トランジスタT2のベース電圧も上昇するので、それによつてトランジスタT2がオンし、制御電流をトランジスタT1のベースB1から取る。それによりトランジスタT1は外部から正の駆動制御信号 U_g が与えられているにもかかわらずオフになる。最後に監視回路は分圧器原理に従い電圧 U_a の監視により制御信号を形成し、その場合、保護スイッチの制御電流は保護すべきトランジスタT1の制御回路から取り出される。

の場合と同様であり、したがつて保護すべきトランジスタと保護スイッチの相対位置には何ら変わりがない。しかし駆動装置は別の原理で動作する。コンデンサおよび保護スイッチの制御区間はパワートランジスタに並列な直列回路として設けられ、コンデンサはパワートランジスタから制御すべき電圧に充電される。いまパワートランジスタのオン状態でその電流が限界の最大値に近づくと、まずその電圧降下 U_a が極めて急激に増大し、コンデンサが半導体スイッチの制御区間を介して再充電される。すなわち、保護スイッチの制御極端子に電流が急激に流れ、保護スイッチがオンする。コンデンサのキヤバシタンスを適当に設計することによつて常に適度にオンさせ得る十分なトリガ電流を得ることができる。コンデンサに直列に抵抗を接続するのが有利である。そうすることによつてRC回路が形成され、これは電圧 U_a に微分するように作用し、保護スイッチの制御極端子にオン制御電圧を与える。その振幅および長さは

しかし、この制御回路は常に負荷されている。というには、抵抗 R_B 、ダイオードD、およびトランジスタT1のスイッチング区間を介して常に電流が流れるからである。

制御回路にかかるこのパワー負荷はしばしば障害の原因となる。例えば特に電界効果トランジスタは至るところで使用されるが、そのものでは実用上パワー負荷のかからない制御方式が要求される。しかしそれは第3図の保護回路によつて不可能である。

本発明の目的は、トランジスタの制御回路に余分に負荷をかけることなく、トランジスタを過電流または過電圧から保護し得る保護回路を提供することにある。

この目的は本発明によれば、保護すべきトランジスタのコレクタなしソースと半導体保護スイッチの制御極端子との間にコンデンサが接続されることによつて達成される。

ここで保護スイッチの機能は第3図の保護回路

RC回路の定数設定によつて、用いられる半導体保護スイッチに整合させることができる。

半導体保護スイッチの制御電圧を安定化するために、その保護スイッチの制御区間に逆並列にツェナーダイオードを接続するのがよい。さらに場合には並列に保護用コンデンサを接続することもでき、このコンデンサは前述のコンデンサと共に電圧 U_a に対するコンデンサ分圧器を形成する。このような保護用コンデンサ C_H は第3図の回路にも設けられているが、これは本発明によりパワートランジスタのドレインもしくはコレクタと半導体保護スイッチの制御極端子との間に接続されたコンデンサの機能とは何の関わりもないものである。

以下、第4図および第5図に示す実施例について本発明をさらに詳細に説明する。

保護スイッチの機能にとつては、トランジスタT1がオン状態にあり（外部から与えられる制御電圧 U_g はそれに対応する極性を持つている）、

過電流が生じると、トランジスタT1の制御極端子はトランジスタをオフ状態に導く極性を持つようなトランジスタ主端子と導電的に接続されることが重要である。さらに、半導体保護スイッチは、過電流の際トランジスタ制御区間にかかる制御電圧を短絡するために、前記トランジスタ主端子間の電圧の極性。およびトランジスタオン動作時に外部から印加されている制御電圧Ugに応じて極性づけられていなければならない。

そうすることによって半導体保護回路の状態および電流通路方向が与えられたトランジスタの導電帯に応じて決定される。さらに監視回路として主としてコンデンサが用いられることが考慮されるべきである。そしてそのコンデンサはトランジスタオノンの状態でトランジスタスイッチング区間の電圧Ugに充電され、過電流により電圧Ugが上昇するとき保護スイッチの制御極端子を介して再充電されることによってスイッチオノン制御電流を供給する。その結果、半導体スイッチがスイッ

チング信号によって投入し得る状態になければならない。その場合のスイッチング信号の極性は主端子の極性に等しい。それにより半導体保護スイッチの導電帯も決定される。

これらの要求は特許請求の範囲第1項に記載した構成によって満たされる。通常はn-p-nトランジスタが用いられるけれども、第4図には説明の便宜上p-n-p型のパワートランジスタ用の保護回路が示されている。当業者ならば第3図との比較からn-p-nトランジスタ用の保護回路も容易に構成できる。

第4図においてトランジスタT1の第一の主端子(エミッタE1)は電圧Ugの正極に、また第二の主端子(コレクタC1)はその負極にそれぞれ接続されている。トランジスタT1の制御区間はエミッタE1から制御極端子(ベースB1)へと向かう電流通路方向を持っており、その結果エミッタE1とベースB1との間に保護スイッチT2が接続されている。監視装置はコンデンサ

Cを含んでおり、このコンデンサCは保護スイッチ(トランジスタ)T2の制御極端子B2と保護スイッチに接続されていないトランジスタ主端子(コレクタC1)との間に接続され、その充電電流を電圧Ugから取り、第4図に示されている極性で充電される。過電流が流れることにより電圧が急上昇するとコンデンサに付加的に(正の)充電電流が突入するが、それは保護スイッチT2の制御極端子(ベースB2)に対する(負の)オン制御電流として作用する。そこで保護スイッチT2はコレクタC1の極性のスイッチング信号によつて投入されることになる。

トランジスタT1は、トランジスタT1のオフ制御のために保護スイッチT2の投入によって短絡されなければならない負のベース電流によってオフ制御されるので、保護スイッチT2の電流通路方向はトランジスタT1の電流通路方向に等しくなければならない。保護スイッチとしてサイリスタが用いられる場合には、そのカソードをベー

スB1に接続し、サイリスタは負の点張電流によって投入するようにならなければならないことになる。このようなサイリスタは実際上存在しないので、以上のことは制御区間を共通の主端子に接続するという条件によつて除外される。そのため第4図では半導体保護スイッチとしてp-n-pトランジスタT2が設けられており、その制御区間主端子(エミッタE2)がトランジスタT1のエミッタE1に接続されている。

コンデンサCに直列に抵抗Rが接続されている。ベース+エミッタ区間B2-E2に逆並列にツエナーダイオードZが接続され、さらにこのツエナーダイオードZに並列に安定化コンデンサCIIが接続されている。かくして両コンデンサC、CIIは電圧Ugに対するコンデンサ分圧器を形成している。電圧Ugが急上昇するとそれはRC回路によつて微分され、保護スイッチT2を投入する制御電流を流す。

p-n-pトランジスタのエミッタ、ベースおよび

コレクタをPチャネルFETのドレイン、ゲートおよびソースに置き換えれば、同様に本発明の保護回路が得られる。

n-p-nトランジスタまたはNチャネルFETを用いるように変更する場合は(これは一般に有利である)、第5図にNチャネルFETの場合について示しているようにほぼパワートランジスタと保護スイッチ/監視装置との間の接続点を変更するだけでよい。市販のパワーFETはゲート・ソース区間(制御区間)にかかるNチャネルを持つており、電流流れ方向とは反対の方向(ソース・ドレイン方向)にダイオード特性を持っている。

その様子を第5図にはパワーFET LTの國記号において対応する矢印によつて示す。第4図の場合とは異なり、ここでは正のトランジスタ端子D(ドレイン)がRC回路に、負のトランジスタ端子S(ソース)が半導体スイッチの対応する主端子に接続されている。半導体スイッチとしては原則的にゲートとソース間に接続したn-p-nトランジ

スタを用いることができる。その場合、そのn-p-nトランジスタのエミッタ(保護スイッチの制御区間の主端子)は点Eを介してトランジスタLTのソース端子に接続される。もちろん、保護スイッチとしてはn-p-nトランジスタの代りにNチャネルFETを用いることもできる。しかし、この回路ではコンデンサからサイリスタThの制御端子St(ゲート)に与えられる電圧が正極性を持っているので、半導体スイッチとしては第5図に示すようにカソードKをトランジスタのソース端子Sに接続したサイリスタThを用いることもできる。

本発明においては、保護スイッチの制御電力が保護すべきトランジスタの電圧から得られるので、トランジスタの制御駆動回路の負荷が増えることがない。トランジスタがオフ状態にあるときは、コンデンサCがドレイン、ゲート間もしくはコレクタ、ベース間を直結するので、第3図の回路で必要な高い阻止電圧特性を有するダイオードD

が不要になる。このダイオードはトランジスタの全阻止電圧に対応する電圧に対して設計しなければならないので、高価なものである。

4. 開面の簡単な説明

第1図は電界効果トランジスタのドレイン・ソース間電圧とドレイン電流との関係を示す特性線図、第2図はバイポーラトランジスタのコレクタ・エミッタ間電圧とコレクタ電流との関係を示す特性線図、第3図は従来のトランジスタ保護回路の接続図、第4図および第5図は本発明の異なる実施例を示す接続図である。

T1...バイポーラトランジスタ。 LT...電界効果トランジスタ。 T2, Th...保護スイッチ。 C...コンデンサ。 R...抵抗。 Z...ツエナーダイオード。 Ch...安定化コンデンサ。



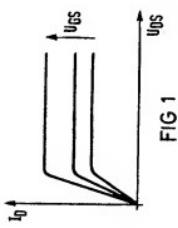


FIG 1

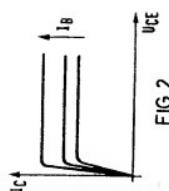


FIG 2

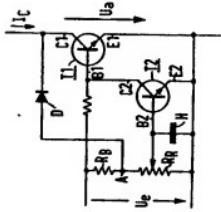


FIG 3

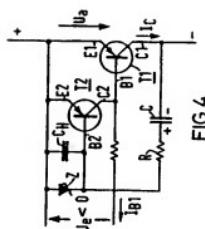


FIG 4

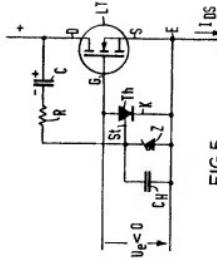


FIG 5